



PCI/MCTIC/INPE  
RELATÓRIO TÉCNICO DE ATIVIDADES  
<v9>

**[Referente ao período: 01/06/2017 a 31/12/2018]**

**Número do Processo Institucional: [454779/2015-1]**

**Número do Processo Individual: [300719/2017-5]**

**Bolsista: [Fabrício Ribeiro Brandão]**

**Supervisor: [Antonio Carlos Teixeira de Souza]**

**Área: [LIT - Laboratório de Integração e Testes]**

**Vigência original da bolsa: [01/06/2017 a 31/12/2018]**

**Modalidade da bolsa: [PCI-DE]**



## RELATÓRIO TÉCNICO

### QUALIDADE E FUNCIONALIDADE DE COMPONENTES ELETRÔNICOS ESTOCADOS POR LONGO TEMPO

#### 1. Histórico

##### 1.1. Instituto Nacional de Pesquisas Espaciais

O Instituto Nacional de Pesquisas Espaciais - INPE é o principal centro brasileiro de referência e excelência no que se refere ao ramo das atividades espaciais e suas aplicações. Vinculado ao Ministério da Ciência, Tecnologia, Inovações e Comunicações - MCTIC, o instituto contribui para o avanço científico, tecnológico e industrial do país, monitorando seus recursos e auxiliando no desenvolvimento sustentável e qualidade de vida da sociedade. Com sede localizada na cidade de São José dos Campos - SP, o instituto possui instalações em outras doze cidades brasileiras, dentre elas, São Paulo - SP, Brasília - DF, Natal - RN, Alcântara – MA e Santa Maria – RS.

A principal missão do INPE é a promoção e a execução de estudos, pesquisas científicas, desenvolvimento tecnológico e capacitação de recursos humanos, nos campos da Ciência Espacial e da Atmosfera, das Aplicações Espaciais, da Meteorologia e da Engenharia e Tecnologia Espacial, bem como em domínios correlatos, conforme as políticas e diretrizes definidas pelo MCTIC.

As atividades executadas no instituto se concentram principalmente em três áreas:

- Científica (Ciências Espaciais e Atmosféricas): São desenvolvidas investigações nos campos da Física e da Química de fenômenos ocorridos na atmosfera e espaço exterior, por meio de pesquisas e experimentos nos campos da Astrofísica e Geofísica Espacial;
- Aplicações: Ocorrem os estudos e observações da Terra, se destacando o monitoramento ambiental e as previsões numéricas do tempo e do clima;

- Engenharia: Desenvolvem-se sistemas de tecnologias espaciais para satélites e sistemas de solo, a serem utilizados nos satélites científicos, tecnológicos e de aplicações.

## 1.2. Laboratório de Integração e Testes

Para obter a capacidade de execução dos ensaios requeridos aos sistemas espaciais, o INPE inaugurou em dezembro de 1987 o Laboratório de Integração e Testes – LIT, especialmente projetado e construído para atender às necessidades do Programa Espacial Brasileiro. Além de desenvolver atividades no ramo espacial, atualmente, o LIT é considerado um dos instrumentos mais sofisticados e poderosos na qualificação de produtos industriais que exijam alto grau de confiabilidade.

A Coordenação do Laboratório de Integração e Testes (COLIT) é diretamente subordinado à Direção do INPE e possui uma estrutura organizacional funcional com os seguintes níveis hierárquicos: gerentes setoriais e responsáveis por módulos de atividades. A Figura 1 apresenta o organograma do LIT:

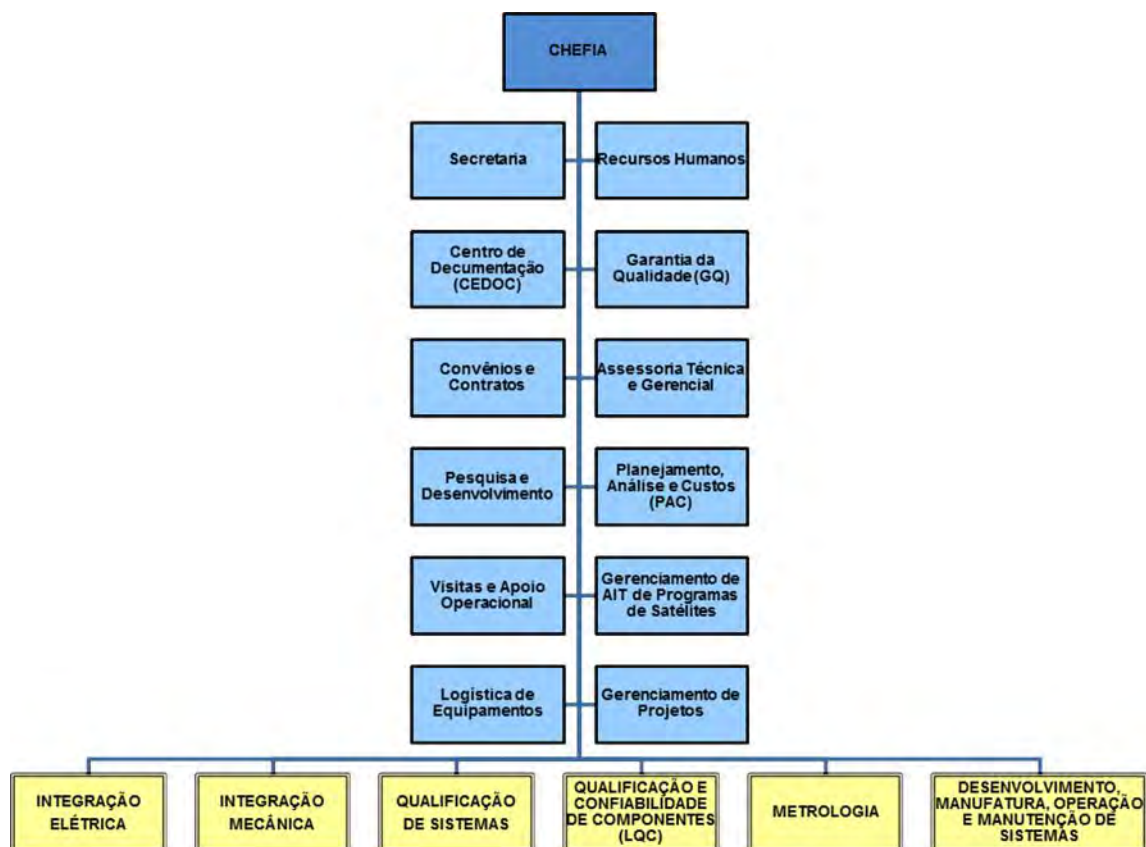


Figura 1 – Organograma do LIT.

Fonte: [www.lit.inpe.br/pt-br/organograma](http://www.lit.inpe.br/pt-br/organograma)



### **1.3. Laboratório de Qualificação e Confiabilidade de Componentes**

A área de Qualificação e Confiabilidade de Componentes – LQC é o laboratório do LIT responsável por especificações, aquisição, recebimento e ensaios dos componentes eletrônicos utilizados nos programas espaciais do INPE, além de oferecer consultorias em especificação e auxiliar na aquisição de componentes eletrônicos com qualificação espacial.

O principal objetivo do laboratório é a avaliação da vida útil e a susceptibilidade às falhas de dispositivos e componentes eletrônicos através de ensaios (inspeções, testes mecânicos, térmicos e elétricos) em conformidade com as normas MIL, IEC, ESA/SCC e outras aplicáveis a componentes.

Também possui infraestrutura instalada para a realização de outros ensaios, como Análise de Falhas, Testes Ambientais e Testes Elétricos de Componentes.

## **2. Resumo do Projeto**

O INPE possui estocado em suas instalações componentes eletrônicos remanescentes dos programas espaciais anteriores, que possuem a qualificação espacial e foram adquiridos por processos licitatórios para o desenvolvimento de satélites. Tais componentes são de alto custo, o que demanda o aproveitamento dos mesmos no desenvolvimento dos projetos atualmente executados pelo INPE, como o Amazônia e o CBERS 4A, de modo a contribuir diretamente para redução de investimentos financeiros e por questões de restrições de importação de novos itens.

Para que estes componentes possam ser utilizados é necessário que se garanta, por meio de ensaios, que estejam com a mesma qualidade e funcionalidade de quando foram recebidos. Assim sendo, demanda-se que se desenvolvam métodos e processos cujas atividades implícitas sejam de verificar a qualidade e funcionalidade de capacitores, resistores, indutores, diodos e transistores que estejam estocados por um período de tempo de até sete anos, a partir da data de sua fabricação (limite de tempo especificado em normas).

Este desenvolvimento deve ser realizado utilizando-se como referência os ensaios descritos em normas editadas por Agências Espaciais (MIL, NASA, ESA), as quais estabelecem que estejam incluídas no processo no mínimo as atividades de Inspeção Visual Externa, Testes Elétricos, Testes de verificação de

Hermeticidade e testes adicionais (Análise Física Destrutiva, etc) quando requeridos.

### **3. Objetivo**

O relatório apresenta as atividades realizadas pelo bolsista na área de Qualificação e Confiabilidade de Componentes no período de 01 de junho de 2017 a 31 de dezembro de 2018, referente ao plano de trabalho proposto.

### **4. Atividades Desenvolvidas Durante o Período da Bolsa**

Em atendimento às necessidades dos programas CBERS 4A e Amazônia-1, foi necessário desenvolver métodos para uma série de ensaios que possibilitam garantir as características iniciais, como qualidade e funcionalidade dos componentes eletrônicos com qualificação espacial que estavam estocados no INPE. Portanto, utilizou-se a norma ECSS-Q-ST-60-14C - *Relifing Procedure for EEE Components* como referência para as atividades desenvolvidas, pois ela estabelece quais os requisitos de revalidação de cada tipo de componente.

Foram selecionadas cinco famílias de componentes para o desenvolvimento das atividades, sendo as famílias: de resistores RNC55, de capacitores CKR11, de diodos JANTXV1N, de transistores JANTXV2N e de indutores M83446.

Para o desenvolvimento das atividades, o projeto foi constituído das seguintes etapas para cada uma das famílias selecionadas:

- 1) Desenvolvimento de processo baseado em Norma de aplicação espacial que demonstre como realizar Inspeção Visual Externa utilizando-se Microscópio Óptico com sistema de Aquisição de Imagens Digitais;
- 2) Desenvolvimento de método para determinação de caracterização elétrica e ou verificação funcional dos componentes selecionados;
- 3) Desenvolvimento do processo de verificação da hermeticidade dos componentes sob análise, quando aplicáveis.

As atividades mencionadas acima demandam cuidado extremo quanto a possíveis danos decorrentes de Descarga Eletrostática (ESD), para se evitar qualquer intercorrência utilizou-se a medidas de cuidados de manipulação de itens sensíveis a ESD de acordo com a Norma ANSI ESD 20.20.

#### **4.1. Identificação dos componentes selecionados.**

Para a base do desenvolvimento dos métodos para cada etapa do projeto, foram selecionados cinco componentes pertencentes a cada uma das famílias, que estão descritos nos itens 4.1.1, 4.1.2, 4.1.3, 4.1.4 e 4.1.5.

##### **4.1.1. Resistores da família RNC55**

Para a elaboração do método padrão para os ensaios de Inspeção Visual e Teste Elétrico da família de resistores RNC55, foi selecionado o resistor RNC55J2213BS, fabricado pela Vishay Intertechnology Inc., que possui as seguintes especificações técnicas: FIXO, FILME, 221k $\Omega$ , 0.1%, 0.100W, Classe S.

##### **4.1.2. Capacitores da família CKR11**

Para a elaboração do método padrão para os ensaios de Inspeção Visual, Condicionamento Térmico e Teste Elétrico da família de capacitores CKR11, foi selecionado o capacitor M39014/05-2231, fabricado pela AVX Corporation, que possui as seguintes especificações técnicas: FIXO, DIELÉTRICO CERÂMICO, 470pF, 100V, 10%, Classe S.

##### **4.1.3. Diodos da família JANTXV1N**

Para a elaboração do método padrão para os ensaios de Inspeção Visual, de Teste Elétrico e de Teste de Hermeticidade da família de diodos JANTXV1N, foi selecionado o diodo JANTXV1N5416, fabricado pela Microsemi Corporation, que possui as seguintes especificações técnicas: SILÍCIO, RETIFICADOR DE POTÊNCIA, 100V RWM, 3A.

##### **4.1.4. Transistores da família JANTXV2N**

Para a elaboração do método padrão para os ensaios de Inspeção Visual, de Teste Elétrico e de Teste de Hermeticidade da família de transistores JANTXV2N, foi selecionado o transistor JANTXV2N2222A, fabricado pela Semicoa Corporation, que possui as seguintes especificações técnicas: NPN, SILÍCIO, CHAVEAMENTO, BAIXA POTÊNCIA, 50VCEO, 800mAIC.

#### **4.1.5. Indutores da família M83446**

Para a elaboração do método padrão para os ensaios de Inspeção Visual e de Teste Elétrico da família de indutores M83446, foi selecionado o indutor M83446/10-68F, fabricado pela Vanguard Corporation, que possui as seguintes especificações técnicas: RADIO FREQUÊNCIA, CHIP, FIXO, 0,033 $\mu$ H,  $\pm$ 10%, 1000mA.

A seguir, nos itens 4.2, 4.3. e 4.4., discorrem-se as atividades desenvolvidas relacionadas às etapas 1, 2 e 3 do projeto para cada família de componentes.

### **4.2. Desenvolvimento de processo baseado em norma de aplicação espacial que demonstre como realizar inspeção visual externa utilizando-se microscópio óptico com sistema de aquisição de imagens digitais**

#### **4.2.1. Resistores da família RNC55**

O método desenvolvido para a Inspeção Visual para esta família de resistores foi elaborado para a utilização do Microscópio Estéreo MZ-95 fabricado pela Leica Camera AG, que possui um sistema de Aquisição de Imagens Digitais, e também para a utilização de uma lupa simples, com ampliação adicional de 5X.

Neste método são verificadas visualmente as condições físicas apresentadas pelo componente recebido, onde são analisados os principais parâmetros: a marcação, as dimensões físicas, o acabamento externo e condições dos terminais.

Segue o método desenvolvido para o ensaio de Inspeção Visual desta família de componentes:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças (componentes), realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;

Importante: antes de realizar as análises, caso algum dos itens analisados não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso contrário, aprovar o componente na análise que está sendo executada;

- Iniciar a execução com o auxílio da lupa, analisando o *marking* (marcação) no case (corpo) do componente;

- Verificar se os caracteres do *marking* estão legíveis ou se existe algum tipo de degradação;
- Utilizando o microscópio, ajustá-lo com uma amplitude mínima de 5X e realizar a aquisição da imagem de uma peça;
- Por meio da imagem, verificar as dimensões físicas dos seguintes itens:
  - a) Case (corpo do resistor): 6,35mm com tolerâncias de -1,17mm e + 0,79mm;
  - b) Diâmetro da circunferência: 2,77mm com tolerância de  $\pm 0,79$ mm;
  - c) Terminais: 38,1mm com tolerância de  $\pm 3,18$ mm;
  - d) Diâmetro da circunferência dos terminais: 0,64mm com tolerância de  $\pm 0,05$ mm;
- Realizar a verificação dimensional em 30% do lote ou da amostragem;
- Utilizando a lupa ou o microscópio, verificar no acabamento do componente a uniformidade da superfície e uma eventual existência de qualquer anomalia que afete a sua estrutura, funcionamento ou aparência;
- No case verificar se existem as seguintes anomalias: furos, buracos, arranhões, trincas, degradação ou ruptura do material, e rachaduras;
- Nos terminais do resistor verificar se existem as seguintes anomalias: corrosão evidente, danos na galvanização expondo a base do material e ocorrência de partículas não condutoras;
- Caso sejam encontradas partículas não condutoras, limpar a área afetada com um pincel macio antiestático e álcool isopropílico. Em caso de permanência, verificar o item abaixo;
- Caso seja encontrada qualquer anomalia nos terminais, segregar o componente e encaminhá-los para a execução do Ensaio de Soldabilidade. Ressalta-se que qualquer peça que seja submetida a este ensaio, deve ser segregada do lote, pois é um ensaio considerado destrutivo, o que impede sua utilização posterior.

#### **4.2.2. Capacitores da família CKR11**

O método da Inspeção para esta família de capacitores foi elaborado para a utilização dos mesmos equipamentos aplicados no item 4.2.1 deste relatório.



Segue o método desenvolvido para o ensaio de Inspeção Visual desta família de componentes:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;
- Importante: antes de realizar as análises, caso algum dos itens analisados não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso contrário, aprovar o componente na análise que está sendo executada;
- Iniciar a execução com o auxílio da lupa, analisando o *marking* no *case* do componente;
- Verificar se os caracteres do *marking* estão legíveis ou se existe algum tipo de degradação;
- Utilizando o microscópio, ajustá-lo com uma amplitude entre 1X e 10X, e fazer a aquisição da imagem de uma peça;
- Por meio da imagem, verificar as dimensões físicas dos seguintes itens:
  - a) *Case* (corpo do capacitor): 4,06mm com tolerâncias de  $\pm 0,25$ mm;
  - b) Diâmetro da circunferência do *case*: 2,29mm com tolerância de  $\pm 0,25$ mm;
  - c) Terminais: mínimo de 31,75mm;
  - d) Diâmetro da circunferência dos terminais: 0,48mm com tolerância de  $\pm 0,05$ mm;
- Realizar a verificação dimensional em 30% do lote ou da amostragem;
- Utilizando a lupa ou o microscópio, verificar no acabamento do componente a uniformidade da superfície e uma eventual existência de qualquer anomalia que afete a sua estrutura, funcionamento ou aparência;
- No *case* verificar se existem as seguintes anomalias: furos, buracos, arranhões, trincas, degradação ou ruptura do material, e rachaduras;
- Nos terminais do capacitor verificar se existem as seguintes anomalias: corrosão evidente, descoloração, arranhões, ocorrência de partículas não condutoras ou danos na galvanização expondo a base do material;

- Caso sejam encontradas partículas não condutoras, limpar a área afetada com um pincel macio antiestático e álcool isopropílico. Em caso de permanência, verificar o item abaixo;
- Caso seja encontrada qualquer anomalia nos terminais, segregar o componente e encaminhá-los para a execução do Ensaio de Soldabilidade. Ressalta-se que qualquer peça que seja submetida a este ensaio, deve ser segregada do lote, pois é um ensaio considerado destrutivo, o que impede sua utilização posterior.

#### 4.2.3. Diodos da família JANTXV1N

O método da Inspeção para esta família de diodos foi elaborado para a utilização dos mesmos equipamentos aplicados no item 4.2.1 deste relatório.

Segue o método desenvolvido para o ensaio de Inspeção Visual desta família de componentes:

Importante: antes de realizar as análises, caso algum dos itens analisados não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso contrário, aprovar o componente na análise que está sendo executada;

Iniciar a execução com o auxílio da lupa, analisando o *marking* no *case* do componente;

- Verificar se os caracteres do *marking* estão legíveis ou se existe algum tipo de degradação;
- Utilizando o microscópio, ajustá-lo com uma amplitude entre 8X e 40X, e fazer a aquisição da imagem de uma peça;
- Por meio da imagem, verificar as dimensões físicas dos seguintes itens:
  - a) *Case* (corpo do diodo): mínimo de 3,3mm e máximo de 6,6mm;
  - b) Diâmetro da circunferência do *case*: mínimo de 2,79mm e máximo de 4,57mm;
  - c) Terminais: mínimo de 22,9mm e máximo de 33,0mm;
  - d) Diâmetro da circunferência dos terminais: mínimo de 0,91mm e máximo de 1,07mm;
- Realizar a verificação dimensional em 30% do lote ou da amostragem;

- Utilizando a lupa ou o microscópio, verificar no acabamento do componente a uniformidade da superfície e uma eventual existência de qualquer anomalia que afete a sua estrutura, funcionamento ou aparência;
- No case verificar se existem as seguintes anomalias: furos, buracos, arranhões, trincas, degradação ou ruptura do material, e rachaduras;
- Nos terminais do diodo verificar se existem as seguintes anomalias: corrosão evidente, descoloração, arranhões, ocorrência de partículas não condutoras ou danos na galvanização expondo a base do material;
- Caso sejam encontradas partículas não condutoras, limpar a área afetada com um pincel macio antiestático e álcool isopropílico. Em caso de permanência, verificar o item abaixo;
- Caso seja encontrada qualquer anomalia nos terminais, segregar o componente e encaminhá-los para a execução do Ensaio de Soldabilidade. Ressalta-se que qualquer peça que seja submetida a este ensaio, deve ser segregada do lote, pois é um ensaio considerado destrutivo, o que impede sua utilização posterior.

#### **4.2.4. Transistores da família JANTXV2N**

O método da Inspeção para esta família de transistores foi elaborado para a utilização dos mesmos equipamentos aplicados no item 4.2.1 deste relatório.

Segue o método desenvolvido para o ensaio de Inspeção Visual desta família de componentes:

Importante: antes de realizar as análises, caso algum dos itens analisados não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso contrário, aprovar o componente na análise que está sendo executada;

- Iniciar a execução com o auxílio da lupa, analisando o *marking* no case do componente;
- Verificar se os caracteres do *marking* estão legíveis ou se existe algum tipo de degradação;
- Utilizando o microscópio, ajustá-lo com uma amplitude entre 20X e 40X, e fazer a aquisição da imagem de uma peça;

- Por meio da imagem, realizar a verificação dimensional em 30% do lote ou da amostragem, conforme os seguintes itens:
  - a) Altura do case (corpo do transistor): mínimo de 4,32mm e máximo de 5,33mm;
  - b) Diâmetro da circunferência menor (superior) do case: mínimo de 4,52mm e máximo de 4,95mm;
  - c) Diâmetro da circunferência maior (inferior) do case: mínimo de 5,31mm e máximo de 5,84mm;
  - d) Terminais: mínimo de 12,7mm e máximo de 19,5mm;
  - e) Diâmetro da circunferência dos terminais: mínimo de 0,41mm e máximo de 0,53mm;
- Utilizando a lupa ou o microscópio, verificar no acabamento do componente a uniformidade da superfície e uma eventual existência de qualquer anomalia que afete a sua estrutura, funcionamento ou aparência;
- No case verificar se existem as seguintes anomalias: furos, buracos, arranhões, trincas, degradação ou ruptura do material, bolhas e rachaduras;
- Nos terminais do transistor verificar se existem as seguintes anomalias: corrosão evidente, descoloração, arranhões, ocorrência de partículas não condutoras ou danos na galvanização expondo a base do material;
- Caso sejam encontradas partículas não condutoras, limpar a área afetada com um pincel macio antiestático e álcool isopropílico. Em caso de permanência, verificar o item abaixo;
- Caso seja encontrada qualquer anomalia nos terminais, segregar o componente e encaminhá-los para a execução do Ensaio de Soldabilidade. Ressalta-se que qualquer peça que seja submetida a este ensaio, deve ser segregada do lote, pois é um ensaio considerado destrutivo, o que impede sua utilização posterior.

#### **4.2.5. Indutores da família M83446**

O método da Inspeção para esta família de indutores foi elaborado para a utilização dos mesmos equipamentos aplicados no item 4.2.1 deste relatório.

Segue o método desenvolvido para o ensaio de Inspeção Visual desta família de componentes:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;
- Importante: antes de realizar as análises, caso algum dos itens analisados não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso contrário, aprovar o componente na análise que está sendo executada;
- Utilizando o microscópio, ajustá-lo com uma amplitude entre 8X e 40X, e fazer a aquisição da imagem de uma peça;
- Por meio da imagem, verificar as dimensões físicas dos seguintes itens:
  - a) Altura do case: no máximo 3,556mm;
  - b) Comprimento (lado maior) do case: 3,94mm com tolerância de  $\pm 0,20$ mm;
  - c) Largura (lado menor) do case: 3,18mm com tolerância de  $\pm 0,20$ mm;
  - d) Distância entre os dois terminais: no mínimo 1,778mm;
- Realizar a verificação dimensional em 30% do lote ou da amostragem;
- Utilizando a lupa ou o microscópio, verificar no acabamento do componente a uniformidade da superfície e uma eventual existência de qualquer anomalia que afete a sua estrutura, funcionamento ou aparência;
- No case verificar se existem as seguintes anomalias: furos, buracos, arranhões, trincas, degradação ou ruptura do material, bolhas e rachaduras;
- Nos terminais do indutor verificar se existem as seguintes anomalias: corrosão evidente, descoloração, arranhões, ocorrência de partículas não condutoras ou danos na galvanização expondo a base do material;
- Caso sejam encontradas partículas não condutoras, limpar a área afetada com um pincel macio antiestático e álcool isopropílico. Em caso de permanência, verificar o item abaixo;
- Caso seja encontrada qualquer anomalia nos terminais, segregar o componente e encaminhá-los para a execução do Ensaio de Soldabilidade. Ressalta-se que qualquer peça que seja submetida a este

ensaio, deve ser segregada do lote, pois é um ensaio considerado destrutivo, o que impede sua utilização posterior.

### **4.3. Desenvolvimento de método para determinação de caracterização elétrica e ou verificação funcional dos componentes selecionados**

#### **4.3.1. Resistores da família RNC55**

O método de Teste Elétrico em resistores foi desenvolvido na plataforma do equipamento Medidor LCR E4980A fabricado pela Agilent Technologies.

No caso deste tipo de componente é necessário realizar a verificação funcional por meio da medida de seus parâmetros, estabelecidos pela especificação técnica do componente. Assim sendo, a referência para a medida no RNC55J2213BS é o valor de  $221\text{k}\Omega$  com a tolerância de  $\pm 0.1\%$ , ou seja, deve-se apresentar valores entre  $219\text{k}\Omega$  e  $223\text{k}\Omega$ .

Segue o método desenvolvido para a verificação funcional desta família de componentes:

- Selecionar a função de acordo com a grandeza a ser medida, para este caso, *R* para resistência;
- Utilizar o modelo de *fixture* (ponta de prova) 16047A;
- Ajustar o *fixture* para componente axial;
- Executar o modo de auto calibração do equipamento antes de realizar qualquer medição;
- Ajustar para modo manual a opção *TRIGGER* do equipamento;
- Acoplar um único componente no *fixture* (ressalta-se que no caso de resistor, a polarização independe);
- Pressionar o botão *TRIGGER* e aguardar o valor medido;
- Analisar o valor medido, disponibilizado no *display* do medidor, para verificar se está em conformidade com as especificações técnicas do componente;
- Caso a medida não esteja em conformidade com a especificação, ou seja, esteja fora dos limites de tolerância estabelecidos, segregar o componente e identificá-lo como rejeitado. Caso a medida esteja conforme, aprovar o componente neste ensaio;

- Após a retirada do componente do *fixture*, acoplar outro componente do lote e realizar novamente a medição;
- Executar estes passos para cada componente do lote.

#### 4.3.2. Capacitores da família CKR11

Para esta família de capacitores, é necessário executar um condicionamento térmico precedente ao Teste Elétrico. Para isso, este método foi desenvolvido na plataforma da Câmara Climática SE-300-4-4 fabricada pela Thermotron Industries.

Segue o método desenvolvido para o condicionamento térmico desta família de componentes:

- Realizar a limpeza das bandejas metálicas em que serão dispostos os componentes, utilizando álcool isopropílico e um pano antiestático;
- Aguardar a bandeja ficar completamente seca;
- Colocar os componentes na bandeja de forma organizada, de modo que não fiquem sobrepostos uns aos outros;
- Caso seja necessário, fixá-los na bandeja com fita kapton (tipo de fita que tolera alta temperatura, sem a perda de suas propriedades);
- Alocar as bandejas na parte interna da Câmara Climática e fechar a porta (com a alavanca de trava);
- Configurar o ensaio com as seguintes condições: 125°C de temperatura e 0% de umidade relativa;
- Condicionar o lote por um período de 4 horas;
- Após a finalização, retirar as peças da câmara para serem submetidas ao Teste Elétrico.

O método de Teste Elétrico dos capacitores foi desenvolvido na plataforma do equipamento Medidor LCR E4980A fabricado pela Agilent Technologies.

Neste tipo de componente é necessário realizar a verificação funcional por meio da medida de seus parâmetros, estabelecidos pela especificação técnica do componente. Assim sendo, a referência para a medida no M39014/05-2231 é o valor de 470pF com a tolerância de  $\pm 10\%$ , ou seja, deve-se apresentar valores entre 423pF e 517pF.

Segue o método desenvolvido para a verificação funcional desta família de componentes:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;
- Selecionar a função de acordo com a grandeza a ser medida, para este caso, C para capacitância;
- Utilizar o modelo de *fixture* 16047A;
- Ajustar o *fixture* para componente axial;
- Executar o modo de auto calibração do equipamento antes de realizar qualquer medição;
- Ajustar para modo manual a opção TRIGGER do equipamento;
- Configurar a frequência de operação em 1kHz;
- Acoplar um único componente no *fixture* (ressalta-se que no caso capacitores cerâmicos, a polarização independe);
- Pressionar o botão TRIGGER e aguardar o valor medido;
- Analisar o valor medido, disponibilizado no display do medidor, para verificar se está em conformidade com as especificações técnicas do componente;
- Caso a medida não esteja em conformidade com a especificação, ou seja, esteja fora dos limites de tolerância estabelecidos, segregar o componente e identificá-lo como rejeitado. Caso a medida esteja conforme, aprovar o componente neste ensaio;
- Após a retirada do componente do *fixture*, acoplar outro componente do lote e realizar novamente a medição.

#### **4.3.3. Diodos da família JANTXV1N**

Para o desenvolvimento do método de Teste Elétrico em diodos, foi utilizado o equipamento Analisador de Dispositivos Semicondutores B1500A, fabricado pela Agilent Technologies com o auxílio de seu procedimento técnico de operação, elaborado pelo LQC.

Neste tipo de componente é necessário medir a tensão direta, a corrente reversa e a tensão de ruptura que incidem sob o componente. Assim sendo, a referência para a medida no JANTXV1N5416 para o parâmetro de tensão direta é um valor entre 0,5V e 1,2V e para a corrente reversa é um valor menor que 1µA.



Para a tensão de ruptura é verificado o estado de condução do componente com uma tensão reversa de 110V.

Segue o método desenvolvido para a medida elétrica deste tipo de componente:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;
- Na tela principal do equipamento, escolher o tipo de medida na aba *LIBRARY*;
- Configurar os valores de corrente e tensão requeridos;
- Inserir um único componente no *fixture* (ressalta-se que no caso de diodo, deve-se ficar atento a polarização, que deve estar de acordo com o que foi configurado no setup do equipamento);
- Iniciar a medida clicando no botão com a seta verde no canto superior esquerdo da tela;
- Analisar o valor medido, disponibilizado em formato de gráfico na tela do equipamento, para verificar se está em conformidade com as especificações técnicas do componente;
- Caso a medida não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso a medida esteja conforme, aprovar o componente neste ensaio;
- Após a retirada do componente do *fixture*, acoplar outro componente do lote e realizar novamente a medição;
- Realizar este processo para cada componente do lote.

#### **4.3.4. Transistores da família JANTXV2N**

Para o desenvolvimento do método de Teste Elétrico em transistores, foi utilizado o equipamento Analisador de Dispositivos Semicondutores B1500A, fabricado pela Agilent Technologies com o auxílio de seu procedimento técnico de operação, elaborado pelo LQC.

Neste tipo de componente é necessário medir os parâmetros listados na Tabela 1.

**Tabela 1 - Parâmetros a serem medidos para o componente JANTXV2N2222A**  
 Fonte: Norma MIL-PRF-19500/255AA

<b>Parâmetro</b>	<b>Condição de polarização</b>	<b>Resultado esperado</b>
Corrente de corte do coletor para a base	75V do coletor para a base	No máximo 10 $\mu$ A do coletor para a base
	60V do coletor para a base	No máximo 10nA do coletor para a base
Corrente de corte do emissor para a base	6V do emissor para a base	No máximo 10 $\mu$ A do emissor para a base
	4V do emissor para a base	No máximo 10nA do emissor para a base
Tensão de ruptura do coletor para o emissor	10mA no coletor	No mínimo 50V do coletor para o emissor
Corrente de corte do coletor para o emissor	50V do coletor para o emissor	No máximo 50nA do coletor para o emissor
Ganho do transistor*	10V do coletor para o emissor e 0,1mA no coletor	No mínimo 50
	10V do coletor para o emissor e 1mA no coletor	No mínimo 75 e no máximo 325
	10V do coletor para o emissor e 10mA no coletor	No mínimo 100
	10V do coletor para o emissor e 150mA no coletor	No mínimo 100 e no máximo 300
Tensão de saturação do coletor para o emissor	150mA no coletor e 15mA na base	No máximo 0,3V do coletor para o emissor
Tensão de saturação da base para o emissor	150mA no coletor e 15mA na base	No mínimo 0,6V e no máximo 1,2V da base para o emissor

\*O valor do ganho do transistor é calculado pela divisão entre o valor da corrente do coletor e o valor da corrente da base.

Segue o método desenvolvido para a medida elétrica deste tipo de componente:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;
- Na tela principal do equipamento, na aba *LIBRARY*, escolher o setup de acordo com o parâmetro a ser medido;

- Configurar os valores de corrente e tensão requeridos de acordo com as condições de polarização da Tabela 1 para o determinado parâmetro a ser medido;
- Inserir um único componente no *fixture* (ressalta-se que no caso de transistor, deve-se ficar atento à disposição de seus terminais (pinagem), que devem estar de acordo com o que foi configurado no setup do equipamento);
- Iniciar a medida clicando no botão com a seta verde no canto superior esquerdo da tela;
- Analisar o valor medido, disponibilizado em formato de gráfico na tela do equipamento e verificar se está de acordo com os Resultados esperados listados na Tabela 1;
- Caso a medida não esteja em conformidade com a especificação, segregar o componente e identificá-lo como rejeitado. Caso a medida esteja conforme, aprovar o componente neste ensaio;
- Após a retirada do componente do *fixture*, acoplar outro componente do lote e realizar novamente a medição;
- Realizar este processo para cada componente do lote.

#### **4.3.5. Indutores da família M83446**

O método de Teste Elétrico dos indutores foi desenvolvido na plataforma do equipamento Medidor LCR E4980A fabricado pela Agilent Technologies.

Neste tipo de componente é necessário realizar a verificação funcional por meio da medida de seus parâmetros, estabelecidos pela especificação técnica do componente. Assim sendo, a referência para a medida no M83446/10-68F é o valor de  $0,033\mu\text{H}$  com a tolerância de  $\pm 10\%$ , ou seja, deve-se apresentar o valor entre  $0,0297\mu\text{H}$  e  $0,0363\mu\text{H}$ .

Segue o método desenvolvido para a verificação funcional desta família de componentes:

- Verificar a quantidade de componentes que constituem o lote. Caso seja constituído por mais de 80 peças, realizar as análises em uma amostragem de 80 peças, caso contrário, realizar as análises em todas as peças;

- Selecionar a função de acordo com a grandeza a ser medida, para este caso,  $L$  para indutância;
- Utilizar o modelo de *fixture* 16034E;
- Executar o modo de auto calibração do equipamento antes de realizar qualquer medição;
- Ajustar para modo manual a opção *TRIGGER* do equipamento;
- Configurar a frequência de operação em 200kHz e a tensão de 1V;
- Acoplar um único componente no *fixture* (ressalta-se que no caso capacitores cerâmicos, a polarização independe);
- Pressionar o botão *TRIGGER* e aguardar o valor medido;
- Analisar o valor medido, disponibilizado no display do medidor, para verificar se está em conformidade com as especificações técnicas do componente;
- Caso a medida não esteja em conformidade com a especificação, ou seja, esteja fora dos limites de tolerância estabelecidos, segregar o componente e identificá-lo como rejeitado. Caso a medida esteja conforme, aprovar o componente neste ensaio;
- Após a retirada do componente do *fixture*, acoplar outro componente do lote e realizar novamente a medição.

#### **4.4. Desenvolvimento do processo de verificação da hermeticidade dos componentes sob análise quando aplicáveis**

##### **4.4.1. Resistores da família RNC55**

Este ensaio não é aplicável a esta família de componentes.

##### **4.4.2. Capacitores da família CKR11**

Este ensaio não é aplicável a esta família de componentes.

##### **4.4.3. Diodos da família JANTXV1N**

A verificação da hermeticidade é executada para analisar se o case do componente encontra-se devidamente selado. Ele é composto por dois tipos de ensaios denominados de Fuga Fina e Fuga Grossa, sendo que o primeiro detecta

as cavidades menores e o segundo as cavidades maiores que podem não ser detectadas no Fuga Fina devido a sua dimensão.

Para o ensaio de Fuga Fina, o método foi desenvolvido na plataforma do equipamento Phoenix L300i da fabricante OC Oerlikon. Segue o método desenvolvido para este tipo de componente:

- Pressurizar os componentes a serem testados utilizando o gás hélio, por um período de 2 horas a uma pressão de 5,1bar;
- No equipamento, pressionar a tecla *MENU* e na opção *TRIGGER & ALARMS*, configurar com o valor limite requerido, neste caso, utiliza-se  $5 \times 10^{-8}$  cc-atm/s;
- Inserir o componente no compartimento do equipamento;
- Pressionar o botão *START* para iniciar a medição;
- Caso o valor esteja abaixo do especificado, o equipamento emite um sinal sonoro, o que significa que o componente falhou nas condições estabelecidas. Apenas nesta situação, segregar o componente e identificá-lo como rejeitado.

Para o ensaio de Fuga Grossa, o método foi desenvolvido na plataforma do equipamento G-203A da fabricante Trio Tech Inc.

Segue o método desenvolvido para este tipo de componente:

- Pressurizar os componentes a serem testados utilizando o flúor do tipo FC-72, por um período de 2 horas a uma pressão de 5,1bar;
- Adicionar o flúor do tipo FC-40 no recipiente do equipamento;
- Aguardar que o mesmo atinja uma temperatura de operação, entre 122°C e 128°C;
- Inserir o componente no recipiente contendo o flúor FC-40, por um período de 30 segundos a 1 minuto;
- Caso saiam bolhas do componente, conclui-se que o case possui cavidades e sua hermeticidade encontra-se comprometida. Apenas nesta situação, segregar o componente e identificá-lo como rejeitado.

#### **4.4.4. Transistores da família JANTXV2N**

O método adotado para esta família de transistores é o mesmo desenvolvido para a família de diodos no item 4.4.3.

#### 4.4.5. Indutores da família M83446

Este ensaio não é aplicável a esta família de componentes.

### 5. Resultados Obtidos em função do Plano de Trabalho Proposto

Após o desenvolvimento dos procedimentos que estão descritos no item 4 deste relatório, o Laboratório submeteu aos métodos os seguintes componentes: 3189 resistores da família RNC55, 394 capacitores família CKR11, 525 diodos da família JANTXV1N, 785 transistores da família JANTXV2N e 11 indutores da família M83446.

Em 4 resistores e em 70 diodos foram encontradas não conformidades, não estando aptos a serem utilizados na fabricação de subsistemas para aplicação espacial, e conseqüentemente, foram segregados do lote e armazenados no LIT.

Os diagnósticos completos foram gerados pelo laboratório LQC nos relatórios técnicos listados a seguir, também estão disponíveis no Centro de Documentação do LIT.

- LIT07-DEA-TR-137;
- LIT07-DEA-TR-138;
- LIT07-DEA-TR-183;
- LIT07-DEA-TR-184;
- LIT07-DEA-TR-188;
- LIT07-DEA-TR-189;
- LIT07-DEA-TR-190;
- LIT07-DEA-TR-217;
- LIT07-DEA-TR-218;
- LIT07-DEA-TR-219;
- LIT07-DEA-TR-220;
- LIT07-DEA-TR-221;
- LIT07-DEA-TR-222;
- LIT07-DEA-TR-223;
- LIT07-DEA-TR-224;
- LIT07-DEA-TR-225;
- LIT07-DEA-TR-226;
- LIT07-DEA-TR-227;
- LIT07-DEA-TR-228;
- LIT07-DEA-TR-229;
- LIT07-DEA-TR-230;
- LIT07-DEA-TR-231;
- LIT07-DEA-TR-233;
- LIT07-DEA-TR-234;
- LIT07-DEA-TR-243;
- LIT07-DEA-TR-244;
- LIT07-DEA-TR-247;
- LIT07-DEA-TR-248;
- LIT07-DEA-TR-249;
- LIT07-DEA-TR-252.



## 6. Conclusões Gerais

Os resultados obtidos devido ao desenvolvimento dos procedimentos técnicos para a família de resistores RNC55, a família de capacitores CKR11, a família de diodos JANTXV1N, a família de transistores JANTXV2N e a família de indutores M83446 obtiveram êxito, pois atenderam plenamente aos requisitos e necessidades requeridos pelos programas espaciais do INPE que se encontram atualmente em andamento.

Os componentes ensaiados durante o período da bolsa foram demandados prioritariamente pelo programa CBERS 4A e pelo programa Amazônia 1. Portanto, há uma diferença entre as famílias de componentes inicialmente propostas no Plano de Trabalho do Projeto e a atividades realizadas. Ademais, todos os procedimentos foram desenvolvidos dentro do cronograma proposto.

São José dos Campos-SP, 31 de dezembro de 2018

Fabrcio Ribeiro Brandão

Bolsista: [Fabrcio Ribeiro Brandão]

Supervisor(a): [Antonio Carlos Teixeira de Souza]

Coordenador(a) PCI da área: [Ricardo Sutério]