

1. Classificação <i>INPE-COM.8/RA</i>	2. Período	4. Distribuição
3. Palavras Chaves (selecionadas pelo autor)		interna <input type="checkbox"/> externa <input checked="" type="checkbox"/>
5. Relatório nº <i>INPE-1744-RA/112</i>	6. Data <i>Maio, 1980</i>	7. Revisado por <i>Fredérico C. Miranda</i>
8. Título e Sub-Título <i>RELATÓRIO DE ATIVIDADES DO ANO DE 1979 PROGRAMA DE SISTEMAS DIGITAIS E ANALÓGICOS</i>		9. Autorizado por <i>Nelson de Jesus Parada</i> Diretor
10. Setor <i>DEE</i>	Código	11. Nº de cópias <i>03</i>
12. Autoria <i>Eduardo Whitaker Bergamini</i>		14. Nº de páginas <i>34</i>
13. Assinatura Responsável <i>EUBergamini</i>		15. Preço
16. Sumário/Notas <i>Este relatório descreve sumariamente as atividades do programa de Sistemas Digitais e Analógicos, durante o ano de 1979.</i>		
17. Observações		

ÍNDICE

LISTA DE FIGURAS	<i>vi</i>
1. INTRODUÇÃO	1
2. PROJETO: MICROCOMPUTADOR DE BORDO ASTRO B	2
2.1 - Equipe de trabalho	2
2.2 - Breve descrição do projeto	2
2.3 - Andamento da execução	3
2.3.1 - Trabalhos realizados	3
2.3.2 - Trabalhos em andamento	6
2.3.3 - Interesse despertado	7
3. PROJETO: ASTRO B	7
4. UNIDADE CENTRAL DE PROCESSAMENTO MICROPROGRAMADA ASTRO-P	8
4.1 - Equipe	8
4.2 - Andamento da execução	9
4.3 - Benefícios alcançados	10
5. UNIDADE ARITMÉTICA DE PONTO FIXO E FLUTUANTE ASTRO-M	10
5.1 - Equipe	10
5.2 - Andamento da execução	10
5.3 - Benefícios alcançados	11

6. PROJETO: COMPUTADOR INCREMENTAL	12
6.1 - Equipe de trabalho	12
6.2 - Breve descrição do projeto	12
6.3 - Andamento da execução	12
7. PROJETO: TERMINAL TELETIPO "DATADO"	13
7.1 - Equipe de trabalho	13
7.2 - Andamento da execução	13
7.2.1 - Breve descrição do projeto	13
7.2.2 - Trabalhos realizados	14
7.2.3 - Patentes	16
7.3 - Benefícios alcançados	18
7.4 - Publicações	18
8. PROJETO: DATA K7	18
8.1 - Equipe	18
8.2 - Breve descrição do projeto	19
8.3 - Andamento da execução	19
8.4 - Benefícios alcançados	21
9. PROJETO: MEMÓRIAS SEMICONDUTORAS - DATASE	
9.1 - Breve descrição do projeto	21
9.2 - Andamento da execução	22
9.2.1 - Trabalhos realizados	22
9.3 - Experimentos realizados	22

10. PROJETO: LABORATÓRIO DE SISTEMAS DIGITAIS E ANALÓGICOS LASIDI	22
10.1 - Equipe de trabalho	22
10.2 - Andamento da execução	23
10.3 - Benefícios alcançados	24
11. PROJETO: "MODENS"	24
11.1 - Pessoal participante	24
11.2 - Andamento da execução	24
11.3 - Benefícios alcançados	26
12. PROJETO: PADRONIZAÇÃO DE REDES DE PROCESSAMENTO (PRETIS)	27
12.1 - Equipe	27
12.2 - Objetivo geral	27
12.3 - Atividades realizadas	28
12.4 - Andamento da execução	28

LISTA DE FIGURAS

1 - Microcomputador ASTRO S/2	4
2 - Uma das placas modulares do circuito eletrônico do Terminal .	15
3 - Protótipo do Terminal Programável (em construção)	15
4 - Configuração básica do sistema	17
5 - Protótipo do mecanismo de transporte da fita	20
6 - Protótipo do Comunicador Digital Simples	20

1. INTRODUÇÃO

Estão descritas, a seguir, as atividades do Programa/Grupo de Sistemas Digitais e Analógicos, do ano de 1979. O Grupo está alocado no Departamento de Engenharia Espacial do INPE. Os projetos estão agrupados em três subprogramas, segundo a relação.

<u>NOME</u>	<u>SIGLA</u>
<u>SUBPROGRAMA: UNIDADES DE PROCESSAMENTO</u>	
- Microcomputador de Bordo	ASTRO B
- Unidade Central de Processamento Microprogramada	ASTRO P
- Unidade Aritmética de Ponto Flutuante	ASTRO M
- Computador Incremental	ASTRO L
<u>SUBPROGRAMA: UNIDADES PERIFÉRICAS</u>	
- Terminal Teletipo	DATADO
- Unidade Múltipla Cassette de Memória	DATA k7
- Memórias Semicondutoras	DATASE
<u>SUBPROGRAMA: REDES DE PROCESSAMENTO</u>	
- Laboratório de Sistemas Digitais	LASIDI
- MODEM	MODEMS
- Padronização de Redes de Processamento	PRETIS

As atividades acadêmicas na opção Sistemas Digitais e Analógicos, da Coordenadoria de Eletrônica e Telecomunicações, também, foram realizadas em continuação ao programa de mestrado na área.

Este relatório foi elaborado com a colaboração dos elementos do Grupo de Sistemas Digitais e Analógicos.

2. PROJETO: MICROCOMPUTADOR DE BORDO ASTRO B

2.1 - EQUIPE DE TRABALHO

Eduardo W. Bergamini, PhD

Ricardo Correia de Oliveira Martins, MSc*

Alderico Rodrigues de Paula Jr., MSc*

Genésio Luiz Hubscher, MSc*

Álvaro Orlando Costa de A. Goes, MSc

Ricardo de Azevedo Mendes, (Engº)

Wilson Yamaguti, (Engº)

José Bianchi Neto, (Engº)

José Carlos Maldonado (Engº)

Luiz Carlos Perondini Corato (Engº)

Fernando Moraes Santos, Tec.

João Luiz Santos Chagas, Tec.

2.2 - BREVE DESCRIÇÃO DO PROJETO

Este projeto visa desenvolver microcomputadores para serem utilizados em aplicações espaciais. Estes microcomputadores farão parte de sistemas de bordo, bem como de sistemas de superfície, viabilizando a realização e o aperfeiçoamento dos mesmos. As características desses microcomputadores estão condicionadas às tarefas que os mesmos realizarão, bem como ao meio em que serão utilizados.

Baseado nestes condicionantes, duas versões foram previstas:

* Atualmente se encontram nos Estados Unidos em programa de doutoramento.

- a) versão para aplicação em sistemas de bordo;
- b) versão para aplicação em sistemas de superfície.

Para o desenvolvimento do projeto, foi necessário a criação de uma infraestrutura de apoio, tanto em "hardware" como em "software".

2.3 - ANDAMENTO DA EXECUÇÃO

2.3.1 - TRABALHOS REALIZADOS

a) Microcomputador de Bordo ASTRO B/2

Este projeto é uma reprodução, com expansão e aperfeiçoamento, do protótipo do microcomputador de bordo ASTRO B/1.

Durante o presente período, foram montadas e testadas as placas do microcomputador ASTRO B/2, estando em andamento a integração do microcomputador.

b) Microcomputador de Mesa ASTRO S/2

Neste período, foram montadas, testadas e, em alguns casos, projetadas as seguintes unidades funcionais do microcomputador:

- Unidade Central de Processamento.
- Módulo de Memória.
- Interface ASTRO S/1 - ASTRO S/2.
- Painel de Controle.

Atualmente, está sendo montado e testado o Sistema de Entrada /Saída (Interfaces).

A Figura 1 ilustra a montagem do computador ASTRO S/2, versão L1, com os seguintes periféricos: unidade K7 MFE/digital, programador de memórias EPROM/PROM.

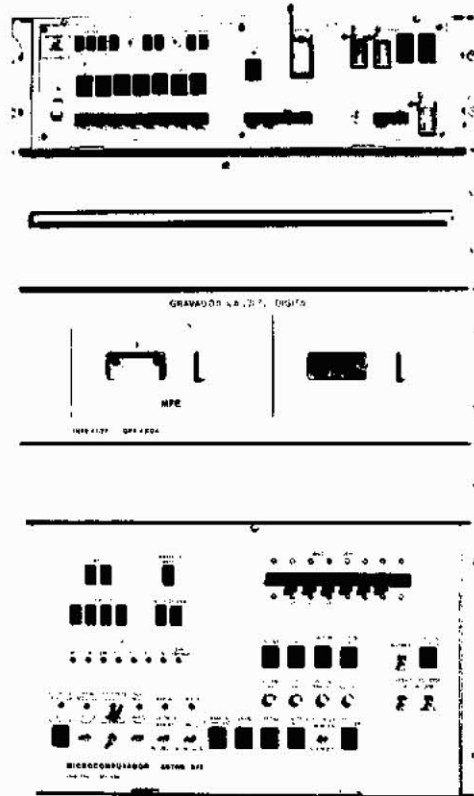


Fig. 1 - Microcomputador ASTRO S/2

c) Interface MFE/250B

Realização de testes intensivos como apoio de "software", para validação da mesma. A memória magnética K7/MFE 250B está representada na Figura 1.

d) Interface EECO

Realização de testes intensivos como apoio de "software", para validação da mesma. A leitora e perfuradora de fita de papel EECO é a unidade periférica adaptada por esta interface.

e) Programador de Memórias PROMs e EPROMs

Este programador será acoplado ao microcomputador ASTRO S/2 e viabilizará a programação de um grande número de memórias, que serão utilizadas nos microcomputadores desenvolvidos pelo grupo de Sistemas Digitais.

Durante este ano, foi realizado o projeto e montagem das placas do programador. A integração e testes do mesmo (veja Figura 1), encontram-se em andamento.

f) Painel Portátil

Este equipamento permite a entrada de programas para realização de testes de microcomputador de bordo no campo, instantes antes do lançamento.

A montagem e testes deste equipamento encontram-se concluídos.

Este painel não está representado na Figura 1.

g) Fonte Chaveada

Este equipamento será utilizado para alimentação do microcomputador de mesa ASTRO S/2 e fornecerá as seguintes tensões e correntes: 5V x 20A, $\pm 15V$ x 3A, $\pm 12V$ x 3A, -5V x 2A.

Neste ano, foram executados o projeto e a construção deste equipamento.

A instalação desta fonte para alimentar o computador ASTRO S/2 - I/1 já foi feita, em caráter preliminar.

2.3.2 - TRABALHOS EM ANDAMENTO

a) Programa Operacional Integrado (POI)

Basicamente é um conjunto de programas que deverão residir em um microcomputador de bordo, em aplicações de aquisição de dados e controle, e em um microcomputador de superfície, permitindo o envio de telecomando, pelo operador em terra, para o sistema de bordo. Mensagens de telemetria são geradas pelo segmento de bordo do programa. A integração entre os dois sistemas é feita através de um protocolo de comunicação específica.

O projeto desses programas foi concluído, encontrando-se, atualmente, em fase de implementação.

b) Expansão do Monitor Básico ASTRO S/1

Foram realizadas novas inserções de comandos ao monitor básico, de forma a se obter uma configuração operacional para testar o programa operacional integrado.

c) Monitor CUTER/INPE V.1

Este monitor está em implantação no sistema ASTRO S/2, para gerenciar os periféricos disponíveis, bem como para suporte no desenvolvimento de programas de aplicação.

d) Supervisão de Bordo para Satélites

Foi feito um estudo dos padrões utilizados em processamento de bordo pela "European Space Agency" (ESA) e, por consequência, pela NASA/EUA. Esta necessidade surgiu a partir dos objetivos da proposta preliminar do Projeto Satélite.

Como resultado, foram definidas as funções básicas do que ficou sendo chamado de "Padrão INPE de Supervisão de Bordo - PISB", em relatório encaminhado à COBAE. Com este fundamento, foi também proposto o desenvolvimento de dois computadores de bordo para satélites: o ASTRO B/3 (para o S1 e S2) e o Astro B/4 (para o S3 e S4). Ambos deverão ser desenvolvidos dentro das especificações do PISB.

2.3.3 - INTERESSE DESPERTADO

Atualmente, estes microcomputadores são utilizados pelo Grupo de Astrofísica, para aquisição de dados em balões estratosféricos. No momento, estão em andamento, estudos para utilização destes microcomputadores em uma aplicação mais geral, onde os mesmos, além de participarem da aquisição de dados, serão responsáveis pela geração, codificação, recepção e decodificação de mensagens de comando, entre a estação de terra e o balão.

Estes microcomputadores serão utilizados ou servirão de base para o projeto Satélite, em sistemas de superfície (ASTRO S/2) e de bordo (ASTRO B/3).

Os programadores de memória PROMs e EPROMs desenvolvidos neste projeto, já despertaram interesse de outros grupos de trabalho, tanto internos quanto externos ao INPE.

A fonte chaveada, desenvolvida para o microcomputador, despertou interesse para uma possível industrialização por parte de uma indústria nacional.

3. PROJETO: ASTRO B

No período de 22/03/79 a 06/07/79 o Engº Luiz Carlos Perondini Corato estagiou no "Centre National d'Études Spatiales" em Toulouse, França, na área de Processamento de Bordo de Satélites.

Tal estágio incluiu as seguintes atividades:

- palestras sobre aspectos gerais das atividades espaciais, inclusive aspectos econômicos, de gerenciamento e organização;
- visitas aos laboratórios do CNES e a várias indústrias aeroespaciais francesas;
- familiarização com o sistema "O.B.D.H." ("On Board Data Handling") recentemente padronizado pela ESA ("European Space Agency") para processamento de bordo em satélites, e utilização em projetos europeus atuais;
- acompanhamento de testes de *Compatibilidade e Interferência Eletromagnética (EMC/EMI)* e de *Vibração* de equipamentos de bordo;
- estudo de documentação relativa à confiabilidade/tolerância a falhas;
- aspectos do projeto de memórias de massa semicondutoras para uso a bordo de satélites.

4. UNIDADE CENTRAL DE PROCESSAMENTO MICROPROGRAMADA ASTRO-P

4.1 - EQUIPE

Eduardo W. Bergamini (PhD)

Ricardo Correa de Oliveira Martins (fazendo doutoramento nos EUA)

Paulo Faria Santos Amaral (Engº, participou do projeto até abril de 1979)

Marcos Antônio Cardoso Cruz (Engº)

Almir Cavalcanti Lemos Filho (Engº, participando a partir de dezembro/1979)

4.2 - ANDAMENTO DA EXECUÇÃO

Este relatório compreende as atividades realizadas neste projeto no ano de 1979.

Dando sequência à documentação da unidade de processamento, foram detalhadas as unidades de Lógica e Aritmética (ULA), de Controle de Interrupção (UCI), e de Controle de Endereçamento (UCE).

Também foram realizados os projetos do Controlador de memória e do controlador de entrada e saída da UCP. As placas de memórias utilizadas no ASTRO-P serão do tipo padrão, compatíveis com as de outros microcomputadores do INPE, como o ASTRO S/2, embora o tempo de acesso seja menor, para aumentar a velocidade de processamento da UCP.

No momento, já foi iniciada a construção da primeira placa de memória a ser utilizada no ASTRO P. Os próximos passos serão o projeto dos controladores de entrada e saída, os periféricos e a microprogramação do conjunto de instruções a serem implantadas na unidade de processamento.

Os controladores de entrada e saída, bem como o controlador de E/S da UCP, serão do tipo microprogramador, o que será muito importante, visto que deste modo ter-se-ão pequenos processadores encarregados de realizar a entrada e a saída, liberando assim a UCP de tal tarefa.

Em paralelo, foi dada continuidade ao desenvolvimento do Emulador de Memória de Microcontrole (EMMAC), apresentado como trabalho final de dissertação de mestrado do Engº Paulo Faria Santos Amara1.

Atualmente, o EMMAC tem o seu programa monitor já implementado e testado no HP 2116, devendo-se começar a construção do "hardware" assim que tiver sido resolvido o problema de fornecimento de alguns componentes especiais, de difícil disponibilidade no mercado.

4.3 - BENEFÍCIOS ALCANÇADOS

Os benefícios alcançados com este projeto se concentram na experiência que a equipe vem adquirindo no projeto de circuitos microprogramados e na utilização de circuitos de alta velocidade.

Quando o EMMAC estiver concluído, ter-se-á uma ferramenta poderosíssima para depuração de microprogramas, permitindo o seu uso em qualquer projeto de microprogramação.

Quanto à unidade central de processamento, ter-se-á um processador de porte razoável, com um conjunto de instruções bastante flexível, e com possibilidade de acoplar diversos periféricos, inclusive interfaces especiais para o processamento de sinais e imagens.

5. UNIDADE ARITMÉTICA DE PONTO FIXO E FLUTUANTE ASTRO-M

5.1 - EQUIPE

Eduardo W. Bergamini (PhD)

Genésio Luiz Hubscher (fazendo doutoramento nos EUA)

Paulo Faria Santos Amaral (Engº, participou deste projeto até abril/79)

Marcos Antônio Cardoso Cruz (Engº)

Luiz Carlos Paiva Teixeira (Tec., participou deste projeto até setembro/79)

Élcio Prado Martins da Costa (Tec., participando a partir de novembro/79).

5.2 - ANDAMENTO DA EXECUÇÃO

Este relatório corresponde às atividades realizadas neste projeto no ano de 1979.

Uma vez completado o projeto dos blocos funcionais da unidade aritmética, foi realizada a montagem das unidades de lógica e processamento de multiplicação e de interface com o processador, no qual esteja acoplada.

Todas as placas foram feitas em "wire-wrap", sendo que os testes de "hardware" de cada placa foram realizados inteiramente.

Devido ao EMMAC (Emulador de Memória de Microcontrole Auxiliado por Computador) ainda não estar em funcionamento e a placa de EPROM não ser suficiente para testes dos microprogramas, optou-se pela construção de uma placa de memórias, na qual têm-se memórias não voláteis (EAROM) de baixa velocidade, cujo conteúdo é transferido para memórias RAM de alta velocidade.

Para programar as EAROMs foi preciso construir um programador para as mesas, e a principal vantagem destas memórias é poder alterar-se uma palavra de microcontrole sem afetar toda a programação do restante da memória.

O programador de EAROM encontra-se na fase final de montagem e a placa de memórias ainda está sendo construída.

Com isto, poder-se-á fazer a microprogramação das operações da unidade aritmética, testando os microprogramas em tempo real.

5.3 - BENEFÍCIOS ALCANÇADOS

Como este projeto encontra-se num estágio mais adiantado do que o ASTRO P, já se pôde obter alguns resultados práticos. Contudo, somente quando os microprogramas estiverem sendo testados é que se terão maiores resultados com a microprogramação e utilização de componentes LSI de alta velocidade.

Com a conclusão deste projeto, ter-se-á uma unidade aritmética que poderá ser acoplada a qualquer processador, aumentando, com isto, a sua capacidade de cálculo aritmético.

6. PROJETO: COMPUTADOR INCREMENTAL

6.1 - EQUIPE DE TRABALHO

Eduardo W. Bergamini, Phd

José A. Rondan, Engº

6.2 - BREVE DESCRIÇÃO DO PROJETO

Este projeto se propõe a desenvolver um computador incremental com a utilização de recursos de processamento paralelo de microcomputadores para aplicações na solução de sistemas de equações matemáticas. Como subproduto, este projeto oferecerá subsídios para o desenvolvimento de processadores de 16 bits, que poderão ter aplicações específicas, de interesse para o INPE.

6.3 - ANDAMENTO DA EXECUÇÃO

Foi adquirido o terminal TVA-1052, que deverá ser o supervisor-SUP do computador incremental-CI. Com isto, foi possível definir que tipo de interface deve ser projetada para conexão com o controlador-CTR, que deverá, por sua vez, supervisionar o banco de analisadores digitais-AD's.

Foi programado o montador ("assembler") cruzado, residente no B-6700 do INPE, para o microprocessador 9900 da Texas Instruments.

Está sendo projetado e construído, no momento, o relógio que deverá fornecer a base de tempo, com quatro fases, não só para o CTR, como também para cada AD. Optou-se por um relógio mestre, residente

te no CTR, alimentando, sem divisão de fases, cada AD, de forma distri
buída. Ageração das quatro fases, em cada AD, deverá ser feita interna
mente.

Foi feita uma descrição mais detalhada do programa ope
racional do CI, indicando as fases típicas da execução de um programa
de aplicação.

Com o recebimento das duas primeiras amostras do micro
processador TMS 9900, no final do ano, pôde ser efetivamente iniciado
o projeto detalhado do CTR. Com a admissão de um técnico para o proje
to, no início de 1980, espera-se iniciar a montagem do CTR, a partir
de sua interface com o SUP.

7. PROJETO: TERMINAL TELETIPO "DATADO"

7.1 - EQUIPE DE TRABALHO

Eduardo W. Bergamini, Phd, Gerente

Luiz Carlos Perondini Corato, Engº

Cláudia Maria C. Costa, Técn.

Luiz Carlos Pozzebon, Técn. (até 15.11.79)

Agostinho Ribeiro de Magalhães (após 15.11.79)

7.2 - ANDAMENTO DA EXECUÇÃO

7.2.1 - BREVE DESCRIÇÃO DO PROJETO

Os objetivos deste projeto são desenvolver e construir
protótipos de *terminais impressores com máquina de escrever elétrica*,
em duas versões: *não-programável* (compatível com teletipo) e *programá*
vel (com processador e memória locais).

Parte desses objetivos já foi atingida com a operacionalização do protótipo do terminal não-programável, em meados de 1978, o qual atualmente se encontra em uso pelo GSD.

7.2.2 - TRABALHOS REALIZADOS

Durante o ano de 1979 o trabalho concentrou-se principalmente no desenvolvimento do Terminal Programável. Sendo este um projeto baseado em microprocessador, engloba em seu desenvolvimento duas áreas distintas, mas interdependentes: construção ("hardware") e programação ("software").

Com relação à construção, foi feita a montagem das placas modulares com circuitos integrados, usando técnica "wire-wrap", uma das quais é mostrada na Figura 2. São ao todo 7 placas, a saber:

- Unidade Central de Processamento.
- Interface com Teclado e Impressora.
- Controlador de Memória.
- Memória EPROM (módulo 8K x 8).
- Memória RAM (módulo 8K x 9).
- Vias de entrada/saída.
- Árbitros Assíncronos (2).

Realizaram-se também os testes necessários. A parte eletromecânica (teclado, solenóides, caixas, capas de conectores, etc.) do terminal está quase concluída, estando em construção, no momento, as duas caixas onde ficarão residentes, respectivamente, as placas de circuito integrado e as fontes de alimentação. As demais peças já estão prontas. O estado atual do protótipo é mostrado na Figura 3.

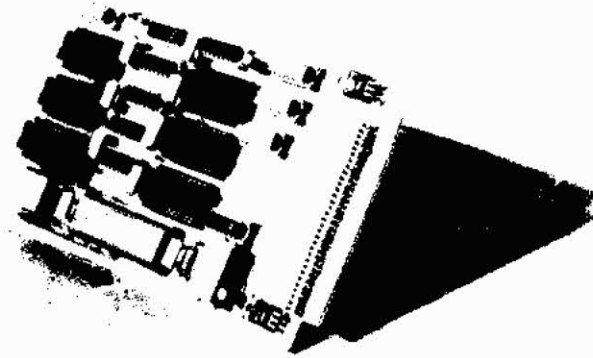


Fig. 2 - Uma das placas modulares do circuito eletrônico do Terminal.



Fig. 3 - Protótipo do Terminal Programável (em construção).

O programa operacional do terminal teve seu desenvolvimento intensificado no fim do período, após as montagens de placas já realizadas e após o estágio que o Eng^o Luiz Carlos Perondini Corato realizou no CNES, em Toulouse, França, na área de processamento de bordo de Satélites.

Foram desenvolvidos programas-teste para verificar o funcionamento dos vários módulos de "hardware". Esses programas foram gravados em EPROM, com o emprego do programador e do microcomputador ASTRO S/1, desenvolvidos pelo GSD.

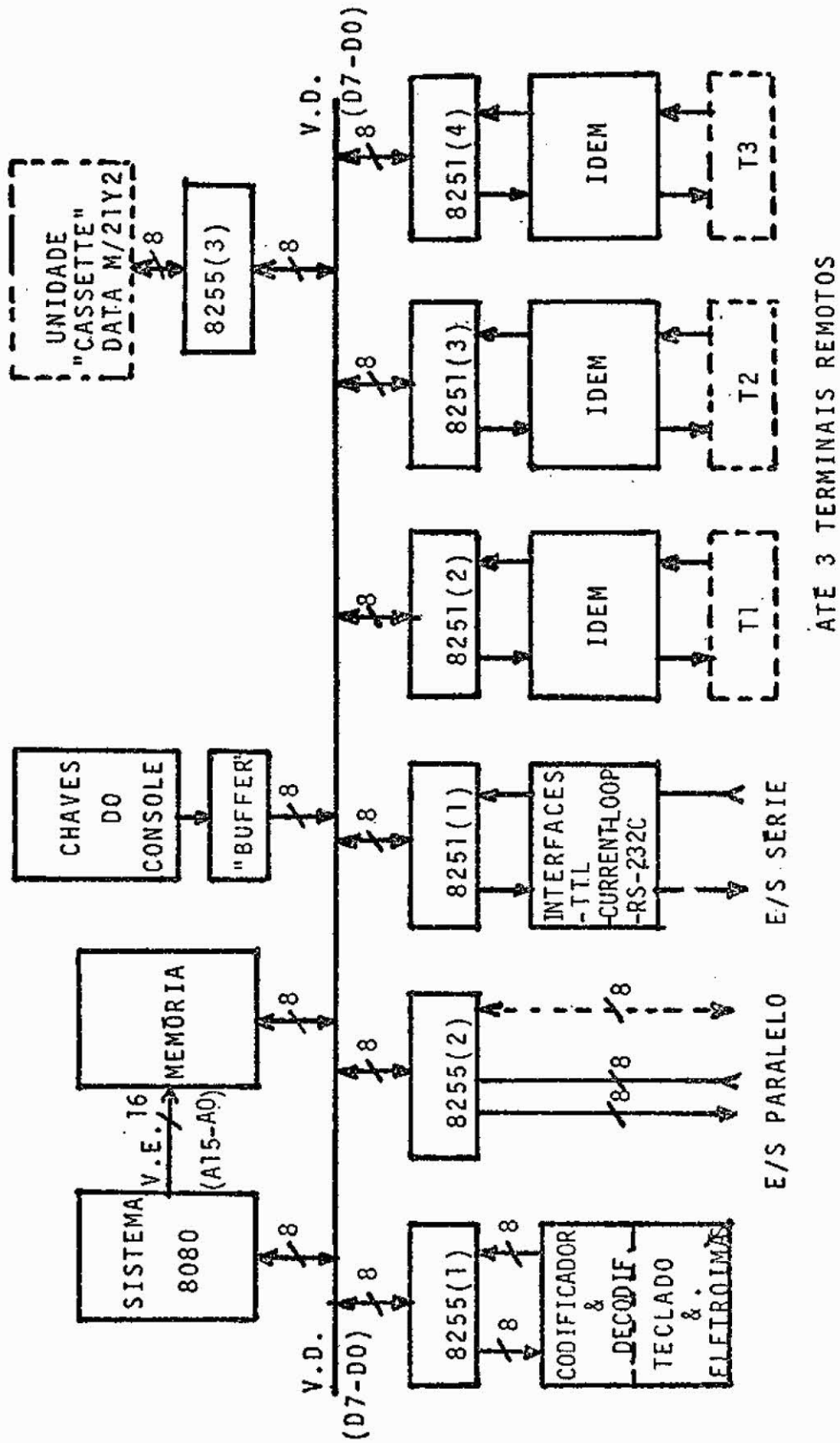
Desenvolveu-se, como parte do programa operacional do terminal, uma rotina que permite o carregamento de dados (programas) em RAM através do próprio teclado do terminal, para facilitar o desenvolvimento de outros programas. Este programa permite também a listagem ("dump") de áreas definidas da memória, através da impressora do terminal.

Até o momento, a codificação em linguagem de máquina está sendo feita manualmente, devido à relativa simplicidade dos programas. No futuro, está prevista a utilização da linguagem ALGOL-M e das facilidades de computação do GSD e do INPE.

O esboço da configuração "física" e eletrônica do terminal programável (Figura 4) está incluído a seguir.

7.2.3 - PATENTES

Foi dada continuidade aos esforços no sentido de se encaminhar ao INPI (Instituto Nacional de Propriedade Industrial) os pedidos de propriedade industrial dos terminais. Após imprevistos de diversos tipos, os respectivos relatórios estão sendo encaminhados ao INPI por quem de direito no CNPq.



ATE 3 TERMINAIS REMOTOS

Fig. 4 - Configuração básica do sistema.

7.3 - BENEFÍCIOS ALCANÇADOS

O desenvolvimento do programa operacional do terminal programável está possibilitando a aquisição e consolidação de conhecimentos de técnicas de programação que, certamente, serão de grande utilidade para os futuros programas do GSD, a curto e médio prazos.

O terminal, em si, também será de grande valia para o Laboratório do GSD, como está sendo atualmente o terminal não-programável.

Por outro lado, aguarda-se o desfecho do processo de pedido de propriedade industrial para, então, procurar eventuais interessados na industrialização dos terminais, o que viria beneficiar o mercado em geral e o INPE em particular.

7.4 - PUBLICAÇÕES

CORATO, L.C.P. Terminal Impressor com Máquina de Escrever Elétrica (Teledata). São José dos Campos, INPE-1557-NTI/123, ago., 1979.

CORATO, L.C.P. Programador Manual de PROMs bipolares. São José dos Campos, INPE-1581-NTI/126, out., 1979.

8. PROJETO: DATA K7

8.1 - EQUIPE

Eduardo Whithaker Bergamini, PhD

Juan Suné Perez, Engº

Kennedy Barros Dias Leão, Tec.

8.2 - BREVE DESCRIÇÃO DO PROJETO

O objetivo deste projeto é realizar o protótipo de um periférico de memória digital cassette, incluindo o "tape transport", para que seja de custo relativamente baixo, com tecnologia de construção e programação totalmente próprias.

Este periférico deverá servir de padrão para terminais ou sistemas de processamento de pequeno ou médio porte, armazenamento de dados ou programas, uso local, ou serem transmitidos, após concentração.

A memória periférica tipo cassette, será configurada em um banco de fita, operando em conjunto, controladas por um microprocessador, de forma a se obter uma alta densidade e concentração de dados para este tipo de periférico.

8.3 - ANDAMENTO DA EXECUÇÃO

- a) Construiu-se o segundo protótipo eletromecânico, de uma unidade simples, o qual difere do primeiro, pois possui 3 motores e 2 fitas magnéticas cassette. Com este protótipo, pretende-se aumentar a capacidade de armazenamento de dados do sistema, representado pela Figura 5.
- b) Protótipo do comunicador digital simples, em fase de testes, parcialmente representado pela Figura 6.
- c) Protótipo do microcomputador:
 - projeto do circuito ("hardware"), já concluído;
 - montagem do microcomputador, em fase final de construção;
 - projeto da programação ("software"), em andamento.

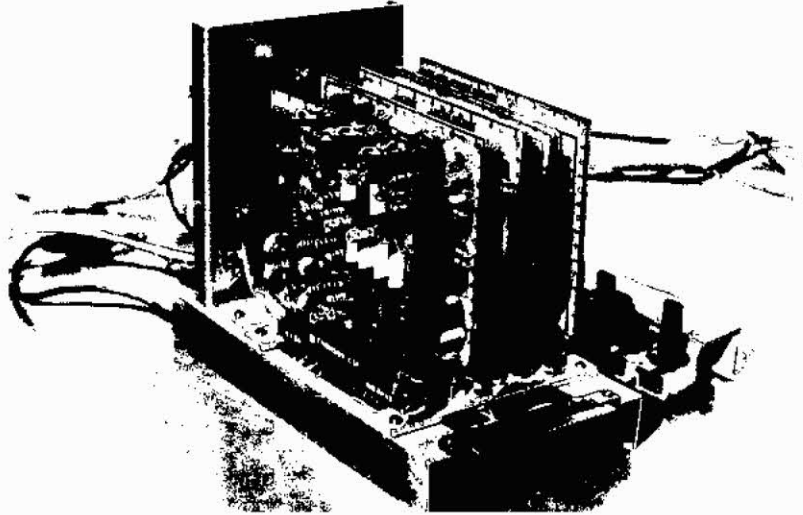


Fig. 5 - Protótipo do mecanismo de transporte da fita.



Fig. 6 - Protótipo do Comunicador Digital Simples.

- d) Projeto, construção e testes da interface da memória digital cassette MFE-250-B, com o microcomputador de mesa ASTRO-M, já concluído (em colaboração com o projeto ASTRO-B).
- e) Projeto, construção e testes da interface da leitora e perfuradora de fita de papel EECO, com o microcomputador de mesa ASTRO-M, já concluído (em colaboração com o projeto ASTRO-B).
- f) Apresentação preliminar de Dissertação de Mestrado. "Memória Digital Cassette Múltipla Programável" (7/12/79).

8.4 - BENEFÍCIOS ALCANÇADOS

A unidade periférica cassette deverá beneficiar diretamente, evitando importações, outros projetos da área a serem aplicados em redes de processamento de terra, de interesse, inclusive o projeto Satélite.

Devido ao fato do projeto DATA K7 apresentar, como solução da parte do "tape transport", uma mecânica bem simples, a industrialização da memória cassette digital, não deverá acarretar maiores problemas.

9. PROJETO: MEMÓRIAS SEMICONDUTORAS - DATASE

9.1 - BREVE DESCRIÇÃO DO PROJETO

Este projeto visa desenvolver módulos de memórias semicondutoras, para serem utilizados como memória principal em sistemas digitais.

9.2 - ANDAMENTO DA EXECUÇÃO

9.2.1 - TRABALHOS REALIZADOS

a) Memória para o microcomputador de mesa ASTRO S/2

Consiste em 3 módulos de memória de 16K x 9, perfazendo um total de 48K palavras de 9 bits.

b) Memória para o Computador Híbrido EAI-680

Consiste em 4 módulos de memória de 8K x 18, perfazendo um total de 32K palavras de 18 bits, ea de uma interface entre o computador e a memória.

9.3 - EXPERIMENTOS REALIZADOS

As unidades de memórias, construídas para o microcomputador de mesa ASTRO S/2 e para o computador EAI-680, foram interligadas com os respectivos processadores e apresentaram resultados positivos.

10. PROJETO: LABORATÓRIO DE SISTEMAS DIGITAIS E ANALÓGICOS LASIDI

10.1 - EQUIPE DE TRABALHO

Eduardo W. Bergamini

Wilson Yamaguti

José Carlos Maldonado

José Benedito Soares Jr.

Fernando Acedo O. Imossi

Orlando Volpato Filho

10.2 - ANDAMENTO DA EXECUÇÃO

O projeto LASIDI tem por característica a formação de infraestrutura para desenvolvimento de "software", "firmware" e "hardware", baseado no minicomputador HP2116B. Devido às limitações desse minicomputador, está em andamento a sua modernização e reconfiguração.

Além desta atividade, o projeto desenvolve as seguintes fases:

a) Novas aplicações para a interface de comunicação 8251

Foram realizados vários experimentos utilizando esta interface desenvolvida no projeto LASIDI, no sentido de levantar características de cassette digital em desenvolvimento pelo projeto DATA K7.

b) Projeto da linguagem de microprogramação LMP

A definição da linguagem LMP na notação BNF foi concluída recentemente. Assim, a fase seguinte deverá implementar um tradutor cruzado no sistema B-6700 do INPE, para gerar microcódigos a partir dessa linguagem.

c) Supervisor HP-ASTRO

Visa a comunicação entre o minicomputador HP2116B e o microcomputador ASTRO S/1, de modo a expandir a capacidade periférica do último.

Basicamente, o supervisor é constituído por dois módulos que realizam o controle da linha utilizando um protocolo semelhante ao BSC ("BYSINC").

Atualmente, o supervisor se encontra na fase de testes e depuração.

d) Desmontador ("Disassembler") 8080

O projeto do desmontador ("disassembler") 8080 foi concluído, tendo sido programado na linguagem HP-ALGOL.

O interesse neste desmontador é a possibilidade que ele oferece de auxiliar na documentação de um programa disponível em código objeto, fornecendo os mnemônicos correspondentes, bem como o levantamento estatístico do programa em código objeto e sinalizações de entrada e saída.

10.3 - BENEFÍCIOS ALCANÇADOS

A utilização da infra-estrutura atual, oferecida pelo projeto LASIDI a outros projetos, se torna crescente, principalmente, no desenvolvimento de programas de aplicação a bordo de balões (projeto ASTRO-B) e no desenvolvimento do cassette digital (projeto DATA K7).

Pretende-se, com a disponibilidade de recursos de micro programação, oferecer cursos de pós-graduação nesta área.

11. PROJETO: "MODENS"

11.1 - PESSOAL PARTICIPANTE

Eduardo Whitaker Bergamini (PhD)

Mário Mammoli (Engº)

Leon Lonneux (Engº)

Edson Thadeu Gonçalves (Tec.)

11.2 - ANDAMENTO DA EXECUÇÃO

De acordo com o cronograma estabelecido, durante este ano, foram realizados diversos estudos e simulações no sentido de se ob

ter uma validação do modelo proposto para o MODEM de 4800 bits/seg. Após o estudo final sobre o modelo do demodulador, partiu-se para a simulação parcial do modulador, levando-se em conta o maior número possível de fatores que podem ter implicações na realização física do modulador.

Foi concluído o estudo para a realização da implementação da microprogramação do modulador. A contratação de um técnico para montagem em "wire-wrap" do estágio demodulador, está sendo aguardada.

A simulação do modulador no computador B-6700 foi realizada, levando-se em conta o número de bits a serem utilizados (8 bits). Toda a aritmética foi considerada em ponto fixo.

O sinal modulado, gerado pela simulação, foi gravado em disco. Este resultado possibilitará o início da simulação do demodulador.

Além desse trabalho, foi realizada a simulação de um filtro digital que pudesse representar as características de uma linha telefônica, com aproximação aceitável.

A simulação do modulador-demodulador prevê, no momento, a geração de 1.300 símbolos, o que possibilita a transferência de toda a sequência padrão (C.C.I.T.T.), assim como de 168 símbolos (dados) aleatórios, do plano de fase.

Quanto à microprogramação do modulador propriamente dito, pode-se ressaltar os seguintes aspectos:

- a) uso de um menor número possível de componentes, utilizando-se microprogramação do tipo horizontal;
- b) obtenção de uma palavra de microcontrole relativamente pequena, ainda que utilizando microprogramação horizontal.

Como resultado da microprogramação, já equacionada, de ve ser obtido um período máximo do ciclo de máquina de 315 ns, que é perfeitamente compatível com a estrutura dos componentes que utilizam a técnica do tipo bipolar.

Os componentes a serem utilizados são do tipo "bit-slice", da série 2.900 da AMD, juntamente com memórias de leitura, de escrita e leitura, assim como registros e circuitos combinacionais da série TTL-74.

Vale notar que a implementação do sequenciador do "scrambler", assim como o próprio "scrambler" utiliza os recursos do processador. O intuito de utilização desta estrutura é o de se obter uma maior flexibilidade, se for necessário, para modificar o micropro grama do sistema.

Quanto à simulação do demodulador, esta se encontra ain da numa fase inicial de projeto, mas que deverá estar concluída até fe vereiro de 1980, para, então, poder ser iniciado o projeto de circuito elétrico

11.3 - BENEFÍCIOS ALCANÇADOS

Além do conhecimento mais profundo nesta área, possibilitando uma maior especialização no campo digital, e em microprogramação, procura-se contribuir mais para o programa Satélite, devido a ne cessidade deste tipo de equipamento nas redes de transmissão/recepção de dados previstos.

Este trabalho possibilitou a apresentação preliminar de dissertação sobre a "Simulação de um Modem Digital para comunicação a 4.800 bits/seg", para obtenção do título de mestre de um dos componen tes do grupo. Sondagens iniciais já foram mantidas com possíveis fabri cantes deste tipo de "modens", o que despertou bastante interesse, por

ser um projeto nacional, visto que, até o momento, todos os "modems" que operam nesta faixa de velocidade são importados.

12. PROJETO: PADRONIZAÇÃO DE REDES DE PROCESSAMENTO (PRETIS)

12.1 - EQUIPE

Eduardo Whitaker Bergamini (Ph.D)

Mauro Hissao Hashioka (Engº)

12.2 - OBJETIVO GERAL

- Padronizar as vias de comunicação e os protocolos utilizados para interconexão de equipamentos desenvolvidos ou em desenvolvimento no programa, eventualmente acrescentando equipamentos adquiridos externamente, que comporão as estações terrenas para o projeto Satélite.
- Construir uma rede de processamento piloto.

A padronização deverá ser utilizada para interligação de equipamentos com capacidade própria de processamento, formando os nós de uma rede. A configuração dessa rede será de controle distribuído, para transmissão de pacotes chaveados de dados de informações.

Para interconexão desses nós faz-se necessária a construção de interfaces de comunicação que seguirão normas de padronização de sinais, e dos protocolos utilizados.

Este trabalho é de importância fundamental na implementação dos sistemas RECODI e REDACE, já programados para desenvolvimento a partir de 1980.

12.3 - ATIVIDADES REALIZADAS

O microcomputador ASTRO S/2 está em fase de testes e será o centro dos nós da rede. A interface de comunicação será colocada a princípio no ASTRO S/2 como duas ou três placas de circuitos. Trata-se de uma interface inteligente, usando um microprocessador 8080 para controle do fluxo de dados. Essa interface de comunicação está em fase de projeto, sendo que uma parte está em fase de testes (CPU e a ligação com o ASTRO S/2).

Estruturou-se, também, o bloco que contém o "DMA", juntamente com o gerador de protocolo. Ele forma um porte que possibilita a comunicação através de "MODEMS" para um outro nó da rede.

12.4 - ANDAMENTO DA EXECUÇÃO

A Interface de Comunicação (IC) é o principal enfoque do projeto (PRETIS). Decidiu-se utilizar um microprocessador do tipo 8080 para o controle do fluxo de dados e, dessa forma, livrar o microcomputador (ASTRO S/2) dos serviços de transmissão e recepção de mensagens na rede.

Projetou-se a interface com o computador ASTRO S/2, definindo uma memória compartilhada por onde passarão as informações. Essa parte, juntamente com a CPU (8080), está em fase de testes, necessitando, ainda, de programação.

Definiram-se as principais tarefas a serem realizadas pela IC, dando condições de estruturar os blocos das partes de comunicação que estão em desenvolvimento.

Paralelamente, foram feitos estudos dos principais protocolos de comunicação que, provavelmente, serão utilizados na rede de desenvolvimento.

Estavam previstos um técnico e um engenheiro eletrônico que ainda não foram contratados. A necessidade dessas contratações para melhor andamento do projeto é muito importante.

Definiram-se, para início em 1980, os objetivos de dois projetos: 1) Rede de Dados para Controle Espacial - REDACE. 2) Rede de Coleta e Disseminação de Dados - RECODI. O projeto PRETIS deverá ser desdobrado, a partir de 1980, nestes dois projetos citados. O projeto REDACE tem por objetivo suprir as necessidades de comunicação de dados, no segmento solo das missões, satélites. O projeto RECODI visa implementar uma rede de transmissão e de processamento de dados, para dotar o INPE de recursos de disseminação dos seus bancos de dados e de coleta de dados, através de plataformas programáveis.